**实验2可编程逻辑器件FPGA应用—任意进制计数器的设计**

1. 实验目的
2. 掌握中规模集成计数器的功能及任意进制计数器的设计方法；
3. 熟悉显示译码器和七段数码管的原理及设计应用；
4. 了解用数字可编程逻辑器件实现集成计数译码显示电路的方法；
5. 学会分频器的使用；
6. 熟悉QUARTUS软件的基本使用方法。
7. 实验原理
8. 计数器74161的功能原理；
9. 显示译码器和七段数码管的分类；
10. 分频器的功能原理；
11. 实验内容

用74161设计一个十九进制的计数器，要求计数的状态用实验板上的两个数码管显示，数码管的状态显示顺序为0、1、2……16、17、18、0、1、……（注意计数时钟频率的合理选择）。

（1）原理图；

（2）时序仿真波形。

1. 实验总结
2. 实验故障及解决方法；
3. 实验体会。
4. 思考题
5. 七段数码管分为共阴极和共阳极两类，本实验用的是哪一类？对两种数码管，各应选用何种型号的译码器？
6. 在应用集成计数器设计任意大容量计数器时，常采用哪两种方法？各有何特点？